Formale und semiformale Methoden für eingebettete Software

Inhalt

Der Begriff “formale Methoden” fasst eine Vielzahl von **Techniken zur mathematischen Modellierung und Verifikation** von Computersystemen zusammen: formale Spezifikationssprachen (z.B. ‘Z’), Automaten, Temporallogik, Prozesskalküle, Model-Checking usw. Sie werden in der Softwaretechnik und in der industriellen Praxis in sicherheitskritischen Bereichen angewendet um Fehlerfreiheit zu beweisen oder plausibel zu machen, um Betriebssicherheit zu gewährleisten und um technische Systeme auf die Erfüllung von Anforderungen zu überprüfen.

Sowohl formale als auch semiformale Methoden haben eine strikt definierte **Syntax und Semantik** für Sprachelemente. Semiformale Modelle eignen sich typischerweise zur unzweideutigen Kommunikation von Systemanforderungen und -eigenschaften, darüber hinaus auch zu einfachen Modellanalysen, z.B. einer Duplikatserkennung.

Formalen Methoden liegt zusätzlich ein **Kalkül** zugrunde, darin unterscheiden sie sich von semiformalen Ansätzen und gängigen Programmiersprachen. Man kann mit formalen Modellen also “rechnen”: Man kann sie ineinander und in kanonische Darstellungen transformieren, sie so vergleichen und weitergehende Eigenschaften, auch Systemeigenschaften, analysieren. Die zugrunde liegende Annahme ist: besitzt das Modell eine Eigenschaft, dann besitzt das modellierte System sie auch.

Ist die Erstellung eines korrekten formalen Modells weniger aufwendig als die fehlerfreie Beschreibung des gewünschten Verhaltens in einer Programmiersprache, so ermöglicht die formale Spezifikation u.U. nicht nur eine **frühzeitige Analyse** des geplanten Systems, sondern ist auch kosteneffizient. Der Einsatz formaler Methoden in der industriellen Software-Entwicklung steht jedoch noch am Anfang.

Voraussetzungen

- In diesem Seminar sind Bachelor- und Masterstudierende zugelassen. Für Teilnehmer des Bachelor-Studiengangs ist das Proseminar Voraussetzung.
- Ggf. ist Vorwissen für die Bearbeitung einzelner Themen von Vorteil.
- **Bitte geben Sie relevantes Vorwissen bei Ihrer Anmeldung mit an, um Ihre Chance auf Zuteilung zu erhöhen.**

Themen

- Integrated program debugging, verification, and optimization using abstract interpretation (and the Ciao system preprocessor)
- Formal Verification of Safety PLC Based Control Software
- Saturation-Based Incremental LTL Model Checking with Inductive Proofs
- Software Model Checking for People Who Love Automata
- How we get there: a context-guided search strategy in concolic testing
- Static Analysis by Policy Iteration on Relational Domains
- Boosting concolic testing via interpolation

Die hier genannten Themen sind Beispiele und zeigen die Richtung der verfügbaren Themen. An der Auswahl der Papiere kann sich bis zur Einführungsveranstaltung noch geringfügig ändern.